

INSTITUTO TECNOLÓGICO DE COSTA RICA
ÁREA DE INGENIERÍA EN COMPUTADORES
II SEMESTRE 2011

Curso:	Taller de Diseño Digital		
Código:	CE-3201	Requisitos:	EL-2206
Tipo de curso:	Práctico	Correquisitos:	EL-3310
Créditos:	2	Suficiencia:	No
Horas por semana:	4h	Asistencia:	Obligatoria
Horas de trabajo individual:	8h	Profesor:	Dr.-Ing. Alfonso Chacón Rodríguez

1 Descripción

Este curso introduce al estudiante en el diseño e implementación de sistemas digitales avanzados usando lógica programable y herramientas de software para la descripción, simulación, y síntesis de dichos sistemas. Con los avances en la alta integración de circuitos integrados, se vuelve cada vez más necesario el dominio de las nuevas técnicas de desarrollo de circuitos electrónicos a partir de lenguajes descriptivos de hardware, que permiten crear sistemas completos en un chip para ser usados en aplicaciones específicas masivas (ASICs) o de uso restringido o experimental (dispositivos programables de alta densidad). Este curso pretende ser una introducción a los procesos de diseño y producción de tales dispositivos, a la vez que se enfrenta al estudiante con las técnicas de desarrollo de sistemas digitales avanzados.

2 Objetivo General

Diseñar, simular, sintetizar e implementar sistemas digitales usando lenguajes de alto nivel para la descripción de hardware y las herramientas adecuadas para llevar dichas descripciones a un arreglo lógico programable (LCA).

3 Objetivos Específicos

1. Diseñar jerárquicamente sistemas digitales usando el lenguaje de descripción de hardware HDL Verilog.
2. Programar, simular y sintetizar sistemas digitales descritos por HDL Verilog sobre dispositivos programables de alta densidad
3. Demostrar en condiciones reales el funcionamiento de los sistemas digitales implementados.

4 Contenido

1. Introducción al flujo de diseño de circuitos integrados.
2. Introducción a los HDL y las herramientas de síntesis de hardware.
3. Simulación de circuitos y sistemas digitales descritos en Verilog, usando las herramientas de Mentor Graphics y Xilinx.
4. Construcción de prototipos en hardware de sistemas programables con interfaces a circuitería de apoyo, tanto analógica como digital.

5 Metodología

El profesor dará clases introductorias a cada uno de los contenidos. Además, se ejecutarán en clase dos tutores sobre el equipo y las herramientas básicas de software que se necesitarán en el curso [2, 3]. Posteriormente, se encargará a los estudiantes la ejecución de 4 laboratorios para que pongan en práctica las técnicas de diseño y el uso de las herramientas disponibles en la Escuela, según el cronograma adjunto. Para el adecuado desarrollo de los laboratorios, los estudiantes deberán seguir obligatoriamente la guía de modelado de IP del grupo Open Cores [1].

Los laboratorios serán realizados en parejas. Una vez iniciado el laboratorio no se podrá cambiar de pareja.

Para finalizar el curso, se realizará un proyecto de diseño libre guiado por el profesor. Los estudiantes serán los encargados de proponer el proyecto, que debe solucionar algún problema real por medio de un diseño digital. Los proyectos realizados serán propiedad intelectual del Instituto Tecnológico de Costa Rica. El uso de código o de diseños de terceros (excepto aquellos autorizados por ser del tipo código libre o ejemplos didácticos), incluyendo el texto de informes sin seguir los formatos establecidos para citar a otros autores, será penalizado con la pérdida automática de la prueba respectiva y la aplicación del reglamento vigente. El plagio es un delito que se castiga penalmente. Los requerimientos de los laboratorios y del proyecto, así como materiales adicionales serán ubicados en el sitio web del curso.

6 Evaluación

Laboratorio 1	10%
Laboratorio 2	15%
Laboratorio 3	15%
Laboratorio 4	20%
Proyecto final	40%
Total	100%

Guía de evaluación de laboratorios

Cada laboratorio se calificación según la siguiente guía:

1. Funcionalidad (30 %).

Se calificará según estos criterios:

Excelente=100 (todas las especificaciones cumplidas).

Funcional =80 (funcionalidad total pero algunas especificaciones no se cumplen).

Por mejorar=50 (funcionalidad parcial del sistema).

Insuficiente=25 (el sistema no tiene funcionalidad mínima siquiera)

2. Bitácora (30%) Se calificará la presentación de:

Tablas de datos (5%)

Gráficos de datos (5%)

Análisis de datos (10%)

Respuestas a preguntas planteadas en el instructivo (10%)

3. Cumplimiento de guía de modelado (10%)
4. Evaluación oral (30%)

Guía de evaluación del proyecto final

1. Originalidad (15%)
2. Presentación oral (15%)
3. Cumplimiento de guía de modelado (10%)
4. Manual de usuario (20%)
5. Hoja de datos de especificaciones técnicas (20%)
6. Descripción funcional (20%)

7 Referencias

- [1] OpenCores HDL modeling guidelines. OpenCores. Revision 2.0. Online. 2009. 2
- [2] Training Kit for HP 1660/70 Series Logic Analyzers. Hewlett Packard. 1997 2
- [3] ISE In-Depth Tutorial April 19, 2009 Tutorial. UG695 (v 12.1). Xilinx. Online. April 19, 2009 2
- [4] Patterson, D.; Hennessy, J.: Organización Computer Organization and Design: The Hardware/Software Interface. Tercera Edición. Elsevier- Morgan Kaufmann. 2005
- [5] Mano, M. M.; Kime, C. R.: Fundamentos de diseño lógico y computadoras. México D.F. Prentice Hall. 1998
- [6] Mano, M. M.: Diseño Digital. México D.F. Pearson Educación. 2003.
- [7] Palnitkar, S.: Verilog HDL. Mountain View, CA: SunSoft Press. 1996.